

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-212142

(43)Date of publication of application : 15.08.1997

(51)Int.Cl.

G09G 5/00

**G09G 3/36**

G09G 5/38

(21)Application number : 08-014689

(71)Applicant : CANON INC

(22)Date of filing : 30.01.1996

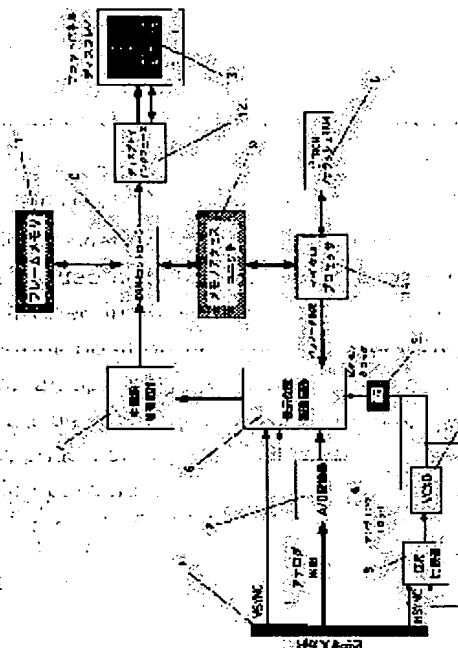
(72)Inventor : YUI HIDEAKI

**(54) DISPLAY CONTROL DEVICE**

(57)Abstract:

**PROBLEM TO BE SOLVED:** To display a video signal for a CRT corresponding to an appropriate position of a flat panel display without measuring and storing timing as a position parameter for each graphics card of which timing specification is different.

**SOLUTION:** This device is provided with a microprocessor 14 obtaining position deviation for an effective display region in a flat panel display 13 using a video signal displayed on a CRT from a graphics card inputted from a video input section 1, and a display position adjusting circuit 6 correcting position deviation obtained by the microprocessor 14 by setting an appropriate display position parameter. Position deviation is judged from the input video signal displayed on a CRT and position deviation is corrected. Thereby, it is not required that timing as a position parameter is measured and stored in a memory for each graphics card of which timing specification is different.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] In the display control for making the 1st indicating equipment of the above, and the 2nd indicating equipment with which classes differ correspond, and displaying the image data for the 1st indicating equipment An operation means to ask for the location gap to the effective viewing area of the image data for the 1st indicating equipment of the above in the 2nd indicating equipment of the above using the image data for the 1st indicating equipment of the above, The display control characterized by establishing a display-position adjustment means to amend by setting up the suitable display-position [gap / which was called for by the above-mentioned operation means / location.] parameter according to the above-mentioned location gap.

[Claim 2] The display control according to claim 1 characterized by establishing further a centering means to make it display on the middle of the screen of the 2nd display of the above the image data by which the location gap was amended with the above-mentioned display-position adjustment means.

[Claim 3] It is the display control according to claim 1 or 2 which the 1st indicating equipment of the above is a CRT display, and is characterized by the 2nd indicating equipment of the above being a flat-panel display.

[Claim 4] The image data which displays image data on the 2nd indicating equipment of the above as a memory means to memorize temporarily is added to writing for the above-mentioned memory means. It has a memory access means to write the image data for location gap amendment for the above-mentioned memory means at arbitration according to the demand from the above-mentioned operation means. The above-mentioned operation means After writing black image data in the above-mentioned whole memory means using the above-mentioned memory access means, Overwrite the image data for the 1st indicating equipment of the above as data of all white patterns at the above-mentioned memory means, and the image data which changes by the above-mentioned black image data and white image data is read from the above-mentioned memory means. A display control given in any 1 term of claims 1-3 characterized by asking for the location gap to level/perpendicular direction based on the read-out result.

[Claim 5] The display control according to claim 4 characterized by inputting the image data of all the white patterns used for the operation from the outside of a display control in case the operation which asks for the location gap to the above-mentioned level/perpendicular direction is performed.

[Claim 6] The display control according to claim 4 which is the voltage level specified to the synchronizing signal into which the image data of all the white patterns used for the operation is inputted from the outside of a display control in case the operation which asks for the location gap to the above-mentioned level/perpendicular direction is performed, and is characterized by to carry out self-generation within a display control using the voltage level for identifying the effective display period of the image data for the 1st indicating equipment of the above.

[Claim 7] A display control given in any 1 term of claims 1-6 characterized by memorizing the display-position parameter set up by the above-mentioned display-position adjustment means in the memory in which it is nonvolatile and data elimination by electric control is possible.

[Claim 8] The above-mentioned display-position adjustment means is a display control according to

claim 7 characterized by amending the above-mentioned location gap only when there is a detect difference about the difference between the last display-position setup based on the display-position parameter memorized by the power up by the above-mentioned non-volatile at the memory in which data elimination by electric control is possible, and a current display-position setup.

[Claim 9] It is the display control according to claim 8 with which it has further a connector discharge monitor means to supervise whether the connector of the cable which connects the source of supply and display control of image data for the 1st indicating equipment of the above was removed, and the above-mentioned display-position adjustment means is characterized by detecting the difference in the above-mentioned display-position setup when connector discharge is checked by the above-mentioned connector discharge monitor means.

[Claim 10] It is the display control according to claim 8 or 9 with which it has further a mode change monitor means to supervise whether the mode change which changes the image entry-of-data timing specification for the 1st indicating equipment of the above was performed, and the above-mentioned display-position adjustment means is characterized by surely amending the above-mentioned location gap when a mode change is checked by the above-mentioned mode change monitor means.

---

[Translation done.]

**\* NOTICES \***  
**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\* shows the word which cannot be translated.

3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

### [Detailed Description of the Invention]

[0001]

[Field of the Invention] In case this invention displays the analog video signal for CRT displays (a synchronizing signal and a video signal are included) on the flat-panel display of a dot-matrix method especially about a display control, it is used for the display control which has the function adjusted so that the display position of an effective indicative data may become the optimal, and is suitable.

[0002]

[Description of the Prior Art] Although the graphics card (thing for carrying out a screen display of the images, such as a graphic form, by inserting in a host computer etc.) of various classes has appeared on the market in the commercial scene now, generally the analog video signals for CRT displayed by those graphics cards differ in the timing specification for every graphics card.

[0003] On the other hand, in addition to the conventional CRT display, a flat-panel display is appearing in recent years. Compared with the CRT display, depth of a flat-panel display is short and it has a plane display. Although to display an image also on this flat-panel display by the above-mentioned graphics card is desired, the analog video signal for CRT outputted from the above-mentioned graphics card needed to be made to correspond to flat-panel displays for that purpose.

[0004] That is, in case the flat-panel display of a dot-matrix method was made to correspond and the analog video signal for CRT with which timing specifications differ for every graphics card by the side of a host was displayed, it was required to change analog data into digital data and to deal with it.

Furthermore, it was required at this time to decide correctly the effective viewing area to level/perpendicular direction.

[0005] In order to realize this, time amount until it reaches [ from the location of a horizontal/Vertical Synchronizing signal ] the starting position of an analog video signal conventionally was timed by the observation, and only the class of graphics card to which it is made to correspond, using the measurement value as a positional parameter was prepared. Thereby, correspondence to the graphics card which is two or more kinds from which a timing specification differs was enabled, carrying out the interface between the graphics card by the side of a host, and a flat-panel display (flat panel interface) in common.

[0006]

[Problem(s) to be Solved by the Invention] However, even if it was that the graphics card of a class huge now has appeared on the market in the commercial scene, and the same card, when the upgrade version considered coming out a comparatively early period etc., about all these graphics cards, the thing from which a timing specification differs like the above-mentioned conventional technique and which a positional parameter is surveyed for every graphics card, and is memorized in memory had a big burden in measuring a positional parameter itself, and was difficult for it.

[0007] Moreover, even if measurement of a positional parameter was completed about the graphics card of an amount huge in this way, it might be said that the capacity of the memory which makes all the positional parameter of them memorize will increase sharply. For the above reason, the conventional approach for display-position decision had become a big bottleneck at the time of realizing multi-sink correspondence to all graphics cards in a flat panel interface.

[0008] This invention is accomplished in order to solve such a problem, and even if it surveys timing as a positional parameter for every graphics cards of all from which a timing specification differs and does not memorize in memory, it aims at making the video signal for CRT from a graphics card correspond to the suitable location of a flat-panel display, and enabling it to display it.

[0009]

[Means for Solving the Problem] In the display control for the display control of this invention making display the image data for the 1st indicating equipment correspond to the 1st indicating equipment of the above, and the 2nd indicating equipment with which classes differ, and displaying it. An operation means to ask for the location gap to the effective viewing area of the image data for the 1st indicating equipment of the above in the 2nd indicating equipment of the above using the image data for the 1st indicating equipment of the above, It is characterized by establishing a display-position adjustment means to amend by setting up the suitable display-position [ gap / which was called for by the above-mentioned operation means / location ] parameter according to the above-mentioned location gap.

[0010] The place by which it is characterized [ of this invention / other ] is characterized by establishing further a centering means to make it display on the middle of the screen of the 2nd display of the above the image data by which the location gap was amended with the above-mentioned display-position adjustment means.

[0011] It is characterized by for the 1st indicating equipment of the above being a CRT display the place by which it is characterized [ of others of this invention ], and the 2nd indicating equipment of the above being a flat-panel display.

[0012] A memory means by which the place by which it is characterized [ of others of this invention ] memorizes image data temporarily, The image data displayed on the 2nd indicating equipment of the above is added to writing for the above-mentioned memory means. It has a memory access means to write the image data for location gap amendment for the above-mentioned memory means at arbitration according to the demand from the above-mentioned operation means. The above-mentioned operation means After writing black image data in the above-mentioned whole memory means using the above-mentioned memory access means, Overwrite the image data for the 1st indicating equipment of the above as data of all white patterns at the above-mentioned memory means, and the image data which

changes by the above-mentioned black image data and white image data is read from the above-mentioned memory means. It is characterized by asking for the location gap to level/perpendicular direction based on the read-out result.

[0013] The place by which it is characterized [ of others of this invention ] is characterized by inputting the image data of all the white patterns used for the operation from the outside of a display control, in case the operation which asks for the location gap to the above-mentioned level/perpendicular direction is performed.

[0014] In case the operation which asks for the location gap to above-mentioned level/perpendicular direction performs, the place by which it is characterized [ of others of this invention ] is the voltage level specified to the synchronizing signal into which the image data of all the white patterns used for the operation is inputted from the outside of a display control, and is characterized by to carry out self-generation within a display control using the voltage level for identifying the effective display period of the image data for the 1st indicating equipment of the above.

[0015] The place by which it is characterized [ of others of this invention ] is characterized by memorizing the display-position parameter set up by the above-mentioned display-position adjustment means in the memory in which it is nonvolatile and data elimination by electric control is possible.

[0016] The place by which it is characterized [ of others of this invention ] is characterized by the above-mentioned display-position adjustment means amending the above-mentioned location gap, only when there is a detect difference about the difference between the last display-position setup based on the display-position parameter memorized by the power up by the above-mentioned non-volatile at the memory in which data elimination by electric control is possible, and a current display-position setup based on the above-mentioned display-position parameter.

[0017] The above-mentioned display-position adjustment means carries out [ that it is made to detect the difference in the above-mentioned display-position setup, and ] as the description, when the place by which it is characterized [ of others of this invention ] is further equipped with a connector discharge monitor means supervise whether the connector of the cable which connects the source of supply and connects the display control of image data for the 1st indicating equipment of the above was removed and for the connector discharge is checked by the above-mentioned connector discharge monitor means.

[0018] The place by which it is characterized [ of others of this invention ] is further equipped with a mode change monitor means to supervise whether the mode change which changes the image entry-of-data timing specification for the 1st indicating equipment of the above was performed, and it is characterized by the above-mentioned display-position adjustment means surely amending the above-mentioned location gap, when a mode change is checked by the above-mentioned mode change monitor means.

[0019] In case according to this invention constituted as mentioned above the image data for the 1st indicating equipment is made to correspond to the effective viewing area in the 2nd indicating equipment and is displayed, from the image data for the 1st indicating equipment of the above itself inputted, the location gap to the effective viewing area in the 2nd indicating equipment of the above of the image data for the 1st indicating equipment of the above is judged, and a display-position parameter which amends the location gap comes to be set up automatically. Thereby, like before, even if it surveys time amount until it reaches [ from the location of level/Vertical Synchronizing signal ] the starting position of image data to every [ from which an image entry-of-data timing specification differs ] graphics cards (example of the source of supply of the image data for the 1st indicating equipment of the above) of all and does not give a table to it for each [ which was measured ] of those positional parameters of every, it becomes possible to set up a suitable display-position parameter automatically for every graphics card.

[0020] Since according to other descriptions of this invention location gap amendment is performed only when a current display-position setup in a power up differs from the last display-position setup before powering on, and location gap amendment ceases to be performed when the setup has not changed, the processing time concerning a setup of the display-position parameter in a power up becomes short.

[0021] When the cable which connects the 1st source of supply and display control of image data for

indicating equipments is removed according to the description of others of this invention, detection of the difference in a display-position setup mentioned above is surely performed. Since display-position setup differs before a cable is removed when the cable is removed at this time, in order to change the source of supply of the above-mentioned image data, location gap amendment comes to be performed. [0022] Although the location gap to the effective viewing area of the image data for the 1st indicating equipment of the above in the 2nd indicating equipment of the above will newly occur if the mode change which changes the image entry-of-data timing specification for the 1st indicating equipment is performed according to the description of others of this invention, the newly generated location gap surely comes to be amended.

[0023]

[Embodiment of the Invention] Hereafter, 1 operation gestalt of this invention is explained based on a drawing. Drawing 1 is the block diagram showing the configuration of the whole display control by this operation gestalt. In drawing 1, 1 is the video input section and is an interface part with the graphics card by the side of the host who does not illustrate. That is, the analog video signals for CRT displays (the analog RGB signal, Horizontal Synchronizing signal HSYNC, Vertical Synchronizing signal VSYNC, etc.) are inputted from this video input section 1.

[0024] 2 is an A/D converter and digitizes the analog RGB signal inputted from the above-mentioned video input section 1. Moreover, 3 is a phase comparator, 4 is a voltage controlled oscillator (VCO), and a PLL (phase-locked loop-hase Locked Loop) circuit is constituted by these. Above-mentioned A/D converter 2 uses the dot clock generated by this PLL circuit as a sampling clock.

[0025] 5 is a divider (counting-down circuit), reduces the output speed of the dot clock generated by the above-mentioned PLL circuit to a half speed, and generates the pixel clock for system controls. 6 is a display-position equalization circuit and operates according to the above-mentioned pixel clock. This display-position equalization circuit 6 contains the various registers (not shown) for displaying on the proper location on a flat-panel display the image for CRT displays inputted from the video input section 1.

[0026] 7 is a halftone processing circuit and makes binary the image data outputted from the register in the above-mentioned display-position equalization circuit 6. 10 is a DRAM access controller and performs control for writing the image data made binary in the above-mentioned halftone processing circuit 7 in the frame memory 11 which changes by DRAM, and control for reading the image data memorized by the above-mentioned frame memory 11 to the display interface 12. Moreover, control for writing data is also performed to the memory access unit 9.

[0027] The above-mentioned display interface 12 performs formatting processing for outputting image data to a flat-panel display 13, and processing which controls communication link actuation with a flat-panel display 13. 14 is a microprocessor and processes read-out of the test image data (it mentions later) which was read from a register setup of each circumference circuit (the display-position equalization circuit 6 is included), the frame memory control demand to the memory access unit 9, and the above-mentioned frame memory 11, and was stored in the memory access unit 9 etc. besides control of the whole display control by this operation gestalt.

[0028] The above-mentioned memory access unit 9 enables the R/W of image data to a frame memory 11 at arbitration, and controls the actuation which write the test image data used in case the above-mentioned display-position adjustment other than writing the image data to which the display position was adjusted by the above-mentioned display-position equalization circuit 6 to a frame memory 11 is performed to a frame memory 11. A microprocessor 14 judges the location gap to level/perpendicular direction based on the read-out result of the above-mentioned test image data, and sets up a suitable display-position parameter by amending a display position.

[0029] 8 is E2 PROM / flash plate RAM (memory in which it is nonvolatile and data elimination by electric control is possible), and it is used in order to mainly memorize the display-position parameter determined by automatic justification processing (processing by the memory access unit 9 and

microprocessor 14 which were mentioned above) in this operation gestalt.

[0030] Next, concrete actuation of the display control by this operation gestalt constituted as mentioned above is explained. First, the flow of the fundamental image processing in the display control of this operation gestalt is explained.

[0031] First, it is necessary to generate a dot clock using the PLL circuit which consists of a phase comparator 3 and a voltage controlled oscillator 4 in the case of the data transfer from the graphics card which is not illustrated. This can be generated by constituting the feedback loop with this phase comparator 3 and the voltage controlled oscillator 4 with an oscillation frequency equivalent to a dot clock while using Horizontal Synchronizing signal HSYNC inputted from the video input section 1 as a reference signal of a phase comparator 3.

[0032] The dot clock generated by the above-mentioned PLL circuit is used as a sampling clock for digitizing the analog RGB signal in A/D converter 2. Moreover, the dot clock generated by the above-mentioned PLL circuit is that a rate is dropped on one half by the counting-down circuit 5, and is used as a reference clock of the display-position equalization circuit 6.

[0033] The image data which the analog RGB signal was digitized by above-mentioned A/D converter 2, and was generated must be incorporated as an effective indicative data, in order to make it display on the right location of a flat-panel display 13. For that purpose, display-position adjustment in the display-position equalization circuit 6 must be performed correctly.

[0034] And this is performed by setting up the display-position parameters for the register which is not illustrated in the display-position equalization circuit 6 with a suitable microprocessor 14. In addition, the detail about the setting approach of this display-position parameter is mentioned later.

[0035] Thus, after the image data by which the effective display position was decided by setting a suitable display-position parameter as the display-position equalization circuit 6 is given to the halftone processing circuit 7 and is binary-ization-processed, it is written in a frame memory 11 by the DRAM controller 10.

[0036] Then, when there is a display demand from a flat-panel display 13, image data is read from the above-mentioned frame memory 11 by the DRAM controller 10. And after the read image data is changed into the data format which was suitable for the flat-panel display 13 with the display interface circuit 12, it is transmitted to a flat-panel display 13. The above is the flow of a fundamental display action.

[0037] Next, it is based on a concrete example and the detailed activity of this operation gestalt is explained below. First, the setting approach of the display-position parameter of an effective indicative data and the adjustment approach are explained using drawing 2. In addition, drawing 2 is a conceptual diagram for explaining the display-position parameter set as the register in the display-position equalization circuit 6.

[0038] First, the setting approach of a display-position parameter is described. Generally, the video signal for CRT displays consists of Horizontal Synchronizing signal (HSYNC) 20, the effective pixel data 21, Vertical Synchronizing signal (VSYNC) 22, and the effective Rhine data 23; and it is known that the timing showing each physical relationship differs.

[0039] For example, it is in from falling of MaxPixel and Vertical Synchronizing signal 22 to initiation of the effective Rhine data 23 about the period when MinPixel and the effective pixel data 21 have started from falling of Horizontal Synchronizing signal 20 to initiation of the effective pixel data 21 with this operation gestalt. Period when MinLine and the effective Rhine data 23 have started Each parameter is defined like MaxLine.

[0040] Setting to these parameter definitions, the horizontal resolution of an effective indicative data is the resolution of MaxPixel and a perpendicular direction. It corresponds to MaxLine. Moreover, the display-position parameter set as the display-position equalization circuit 6 reaches MinPixel. It is MinLine. moreover, an example when the resolution of the flat-panel display 13 of drawing 1 makes the example of drawing 2 1280 pixel x 1024 line -- it is -- zero O of a frame memory 11 (0 0) from -- the display maximum point P (1280 1024) up to -- the viewing area is shown.

[0041] the case where the image of resolution ( $X=\text{MaxPixel}$ ,  $Y=\text{MaxLine}$ ) smaller than the resolution of 1280x1024 is displayed on this viewing area --  $\text{MinPixel}$  -- and -- if the value of  $\text{MinLine}$  is set up correctly -- zero 0 (0 0) from -- the effective display maximum point A (X, Y) up to -- input image data comes to be effectively displayed on a right viewing area. furthermore, zero 0 (0 0) from -- it is the setting formula having shown offsetting point O' (Offset, LineStart) in the lower part of drawing 2 (equation 1) -- and (equation 2) centering justification as shown in the slash field can also be performed by asking.

[0042] However,  $\text{MinPixel}$  When the right setup with  $\text{MinLine}$  is not performed, or when the timing mode of an input picture signal changes, the right effective display mentioned above may not no longer be performed. With this operation gestalt, in order to enable it to cope with such a problem automatically, the following display-position parameters are adjusted.

[0043] Drawing 4 is a flow chart which shows the adjustment procedure of this display-position parameter. In drawing 4, actuation is started from step S1 and an adjustment setup of a display-position parameter judges whether it is the need at step S2. When there is the need for adjustment, it progresses to step S3, and when there is no need for adjustment, it jumps to step S22 and processing is ended.

[0044] Resolution of input image data is recognized at step S3. That is, when resolution is known beforehand, it is satisfactory, but when it does not understand, this must be recognized first.

[0045] In this case, the level counter which counts the level effective display period shown by  $\text{MaxPixel}$  of drawing 2 according to the pixel clock outputted from the counting-down circuit 5 of drawing 1 into the display-position equalization circuit 6 of drawing 1, Horizontal Synchronizing signal HSYNC outputted from the video input section 1 of drawing 1 is followed, and it is drawing 2. By having the perpendicular counter which counts the perpendicular effective display period shown by  $\text{MaxLine}$ , horizontal resolution and vertical resolution can be specified easily, and  $\text{MaxPixel}$  of the recognition result of the resolution in this step S3 to drawing 2 -- and -- The value of  $\text{MaxLine}$  is determined by

step S4.

[0046] Next, processing goes into the sequence of the display-position adjustment which receives image data horizontally. Here, first, a microprocessor 14 generates the memory access demand to a frame memory 11 through the memory access unit 9 at step S5, and the whole writes black image data in a frame memory 11 at the following step S6. It explains using drawing 3 how this processing is performed.

[0047] The detail of the DRAM controller 10 shown in drawing 1 is shown in drawing 3. The main roles of this DRAM controller 10 are controlling four kinds of actuation described below. The 1st is actuation which writes the image data given from the halftone processing circuit 7 in a frame memory 11 through the input controller 32. The 2nd is actuation which reads image data from a frame memory 11 to the display interface 12 through the output controller 33.

[0048] The 3rd is refresh actuation (re-write-in actuation which fills up the charge leaked for every fixed period from a frame memory 11 and which is performed for accumulating) performed to a frame memory 11 using the refresh circuit 34. The 4th is R/W control (the memory access unit 9 has the pattern generator ability which image data can be written from all the addresses of a frame memory 11, and can write in some pattern data) to the frame memory 11 which can be performed at any time from the memory access unit 9 during image display actuation.

[0049] The signs 35-38 in drawing 3 are the demand signals REC which require the above-mentioned 1st - the 4th actuation. The address ADDRESS required for data DAT A, such as the reply signal ACK and image data, and the R/W of those Flow is shown. The control demand of these [ 1st ] - the 4th actuation is asynchronous, and takes place. And it is related with the various control demands which are asynchronous such and take place, and the Arbitration circuit 39 is each REC/ACK. Based on a signal, priority is decided by the so-called hand shake, and it changes by performing mediation control (Arbitration) at any time.

[0050] As for write-in processing of all the black data to the frame memory 11 in the above-mentioned



step S6, in response to the demand from a microprocessor 14, the pattern generator in the memory access unit 9 (not shown) is performed for the memory access unit 9 by generating automatically in the address and all the black data of a frame memory 11. The contents of data of the frame memory 11 at this time will be in the condition that all the fields were written in by black data, like drawing 5 (0).

[0051] Next, in step S7, it inputs into this display control by using as all white patterns the image data from the host side who does not illustrate, and it is written in a frame memory 11 in the condition [ not continuing not adjusting the exact effective display position ]. The condition of the frame memory 11 at this time reaches MinPixel. If the set point of MinLine is larger than a right value, it will become like the location gap condition (a) of drawing 5 , and if smaller than a right value, it will become like the location gap condition (b) of drawing 5 .

[0052] In the location gap condition (a) shown in drawing 5 , and (b), the field 51 shown with a slash shows the result of having incorporated the blanking period besides an effective viewing area by location gap, and black data are displayed here. Moreover, it is white and the shown field 52 is a part of effective viewing area. Moreover, the field 53 shown by shading is a part of field where all black data were buried by the above-mentioned step S6 by the memory access unit 9.

[0053] Thus, a frame memory 11 reads the data horizontally received at the following step S8 along level read-out Rhine 54 of the location illustrated to drawing 5 in the condition of having been buried by black data and white data and based on the data on level read-out Rhine 54 which carried out [ above-mentioned ] reading appearance, a horizontal location gap of an effective viewing area is judged by the following step S9, and justification which receives horizontally is performed.

[0054] For example, as shown in drawing 5 , when white data are read by L1:(<MaxPixel>) pixel to the input image whose horizontal resolution is a MaxPixel value, the adjustment value MinPixel is calculated as follows:  
Before: [ MinPixel ] after [ the <time of location gap condition (a)> adjustment ] MinPixel = adjustment - (MaxPixel - L1)  
Front: [ after / the <time of location gap condition (b)> adjustment ] MinPixel = adjustment - (MaxPixel - L1)

[0055] The microprocessor 14 of drawing 1 is making a series of above count and decision of a location gap. Then in order to corroborate the rightness of the MinPixel value after the above-mentioned adjustment, after progressing to step S11 from step S10 and resetting a MinPixel value to the display position parameter register in the display-position equalization circuit 6 by the microprocessor 14, processing to step S5 mentioned above - S9 is performed again.

[0056] And if it checks that the value of MaxPixel which shows horizontal resolution at step S10 is L1, correctly, the value of MinPixel which progressed to step S12 and was set up as mentioned above will be decided, and the display-position adjustment which receives horizontally will be ended. Thus, if horizontal display-position adjustment is completed, it will go into the sequence of the display-position adjustment to a perpendicular direction next.

[0057] In the sequence of this vertical centering control, the processing to steps S13-S15 is the same as processing to steps S5-S7 in the sequence of horizontal positioning mentioned above. Moreover, at step S16, the data to a perpendicular direction are read along perpendicular read-out Rhine 55 of the location illustrated to drawing 5 . and based on the data on perpendicular read-out Rhine 55 which carried out [ above-mentioned ] reading appearance, a location gap of the perpendicular direction of an effective viewing area is judged at the following step S17, and justification to a perpendicular direction is performed.

[0058] Justification to a perpendicular direction is performed by [ as being the following ]. For example, as shown in drawing 5 , vertical definition It is an adjustment value when white data are read by L2 (<MaxLine>) Rhine to the input image which is MaxLine. MinLine is calculated as follows.

After the <time of location gap condition (a)> adjustment Before MinLine = adjustment MinLine - (MaxLine - L2)

After the <time of location gap condition (b)> adjustment Before MinLine= adjustment MinLine+ (MaxLine-L2)

[0059] Then, after the above-mentioned adjustment In order to corroborate the rightness of a MinLine value, it progresses to step S19 from step S18. After resetting a MinLine value, processing to steps S13-S17 is performed again. And step S18 shows vertical definition. When checking that the value of MaxLine was L2 correctly, it progressed to step S20 and set up as mentioned above. The value of MinLine is decided and the display-position adjustment to a perpendicular direction is ended.

[0060] A condition when display-position doubling of level/perpendicular direction in the above steps S5-S20 is completed comes to be shown in drawing 5 (c), and all effective viewing areas come to be displayed. Furthermore, the formula (equation 1) shown in the lower part of drawing 2 at the following step S21 and (equation 2) the inner variables X and Y It reaches the above-mentioned MaxPixel. The value of MaxLine is assigned, respectively and the offset values Offset and LineStart are calculated.

[0061] And by resetting to the register in the display-position equalization circuit 6 of drawing 1 by making this calculated offset value into a formal display-position parameter, as shown in drawing 5 (d), automatic centering as which the effective viewing area was displayed correctly is realized. Thus, all the automatic justification of level/perpendicular direction of this operation gestalt is completed.

[0062] Thus, since an updating setup of the display-position parameter for the location gap to an effective viewing area being judged from the image data for CRT displays itself inputted and amending the location gap comes to be carried out automatically according to this operation gestalt Can survey a positional parameter for every graphics cards of all from which an image entry-of-data timing specification differs; it can become unnecessary to memorize in memory, and setting processing of a display position can be easily performed now by small memory space.

[0063] Next, the 2nd operation gestalt of this invention is explained. The 2nd operation gestalt offers the means which enabled it to set the display-position parameter for adjusting the display position of level/perpendicular direction as a power up by the minimum adjustment time amount loss, as shown in the flow chart of drawing 6.

[0064] In drawing 6, when a power source is first switched on at step S30, at the following step S31, the microprocessor 14 of drawing 1 reads the display-position parameter (MinPixel and MinLine) which was memorized at the time of the last parameter setup from E2 PROM/flash plate RAM 8, and sets it as the register in the display-position equalization circuit 6. In order to check the difference with a current display-position setup and the last display-position setup in this condition, display-position check sequence is processed at step S32.

[0065] At this step S32, the independent read-out function to the frame memory 11 of the memory access unit 9 explained to the detail using drawing 3 - drawing 5 with the above-mentioned operation gestalt is used. At this time, as the above-mentioned operation gestalt explained; it checks using a test image (image data of all white patterns).

[0066] And if it is judged at step S33 as a result of the check in the above-mentioned step S32 that the display-position parameter as expected is set up (the image entry-of-data timing specification from a host side has not changed with last time), it will progress to step S34. When that is not right, it is necessary to progress to step S36 and to process a display-position adjustment sequence.

[0067] On the other hand, even when it is judged that the display-position parameter as expected is set up at the above-mentioned step S33, it must take care about the following two points after that. The 1st notes are the cases where the connector in the end of the cable which is not illustrated for connecting this display control and a host is extracted. That is, although the connector was only extracted, two kinds of cases of the case where it has merely separated, and the case where it is purposely removed in order to change the host who inputs a video signal can be considered.

[0068] Therefore, when it supervises whether the connector was extracted at step S34 and discharge of a connector is checked, it returns to step S32 and is made to process display-position check sequence again. Since the timing specification has changed with last time when having changed the host who

inputs a video signal at this time is checked, it progresses to step S36 from step S33, and a display-position adjustment sequence is processed again. In addition, when the connector is not removed, processing is advanced to step S35 from step S34.

[0069] Another notes are the cases where the mode change (it is the connection time with the host computer which can change input mode etc. like PC/AT of IBM) from which modification of image entry-of-data timing arises into cable splicing is performed. That is, when it supervises whether the mode change was performed at step S35 and a mode change is performed, it progresses to step S36 and a display-position adjustment sequence is surely processed.

[0070] The display-position parameter readjusted by processing of this step S36 is step S37, and is memorized by E2 PROM / flash plate RAM 8. Thereby, even if the power is turned off by step S38, the display-position parameter can be held till next starting.

[0071] When it is judged that the mode change is not performed at the above-mentioned step S35, and when storage of a display-position parameter is performed at the above-mentioned step S37, next it is step S38 and judges whether the power source was turned OFF. Unless it is judged that the power source was turned OFF at this step S38, it returns to step S34 and processing of input executive routine is continued.

[0072] Thus, before the power is turned off, he is trying to use the newest setting parameter memorized by E2 PROM / flash plate RAM 8 as a load parameter in a next power-up with the 2nd operation gestalt. Thereby, the merit peculiar to the 2nd operation gestalt of it becoming unnecessary to carry out adjustment whenever what is necessary is coming to carry out adjustment of a display position only when the above-mentioned load parameter's does not agree in the condition of the present input picture signals and it switches on a power source can be obtained.

[0073] Moreover with the 2nd operation gestalt, it is always made to carry out monitoring of the condition of an input picture signal by processing input executive routine (processing of steps S33, S34, S35, and S38). Even if a setup of a suitable display-position parameter is completed by this, also when a timing specification changes by an unexpected change and change of an input picture signal, it can respond flexibly.

[0074] Next, the 3rd operation gestalt of this invention is explained. With the 3rd operation gestalt, the data of all the white patterns used as a test image in the above 1st and the 2nd operation gestalt are not inputted from a host side, but the means which carries out self-generation inside this display control is offered. Hereafter, this is explained using drawing 7 and drawing 8.

[0075] SYNC ON GREEN by which level/Vertical Synchronizing signal was built into the Green level of the above-mentioned analog RGB signal in drawing 7 while the analog RGB signal 70 was inputted from the video input section 1. The case where it is inputted in the state of a signal 74 is assumed (RS343A specification).

[0076] During the usual image display, the analog RGB signal 70 inputted from the above-mentioned video input section 1 is inputted into A/D converter 72 through a selector 71 according to the change signal 83 sent to a selector 71 from the microprocessor 14 of drawing 1. On the other hand, when a microprocessor 14 judges that adjustment of a display position is required, it changes so that a test signal 77 may be inputted into A/D converter 72 through a selector 71 by the above-mentioned change signal 83. And this test signal 77 is used as test image data in the operation gestalt mentioned above.

[0077] Below, the generation method of this test signal 77 is explained. Above SYNC ON GREEN A signal 74 is drawing 8 (1). It adds to the composite of level/Vertical Synchronizing signal, and the voltage level for distinguishing black level and blank level is specified. [ like ] Since this voltage level has only the level of several 10mV, it is necessary to amplify through amplifier 75 (condition of drawing 8 (2)). This drawing 8 (2) In the condition, a sign 79 and blank level are expressed with a sign 81, and, as for black level, recognition of the effective display period 82 is made.

[0078] the frequency divider 73 which consists of the 1st resistance R1 and the resistance R2 of the 2nd with this operation gestalt here -- using -- drawing 8 R> 8 (2) the reference voltage Vref for

detecting the effective display period 82 --  $V_{ref} = VCC - R1/(R1+R2)$  -- it asks by the formula. And this reference voltage  $V_{ref}$  for which it asked Drawing 8 outputted from the above-mentioned amplifier 75 (2) By comparing a signal [ like ] with a comparator 76, it is drawing 8 (3). It enables it to take out the test signal [ like ] 77.

[0079] And drawing 8 which carried out in this way and was taken out (3) It becomes possible by carrying out the level conversion of the test signal [ like ] 77 to the reference voltage of A/D converter 72 to use it as white-level data.

[0080] Moreover, with this operation gestalt, the above-mentioned test signal 77 is used as a reference signal (PLL service water Taira synchronizing signal) 78 of the phase comparator 3 of drawing 1. Thereby, the location timing relationship of a test image and its synchronizing signal can prevent usually differing from the location timing relationship of an image and its synchronizing signal to a series of above-mentioned test pattern generate times. Thus, self-generation of a test image is realized.

[0081]

[Effect of the Invention] Since this invention was amended by asking for the location gap to the effective viewing area of the image data for the 1st indicating equipment of the above in the 2nd indicating equipment (for example, flat-panel display), and setting up the suitable display-position [ gap / the / for which it asked: / location ] parameter according to a location gap using the image data for the 1st indicating equipment (for example, CRT display) as mentioned above, the following effectiveness is achieved and acquired.

[0082] To the conventional approach corresponding to a multi-sink that differs from a timing specification and that investigation/measurements/registration/storage of a positional parameter had to be performed for every graphics card, by this invention, it becomes unnecessary to do a timing measurement activity for every graphics card of the existing huge class, and the correspondence to the graphics card which is not investigated [from now on] can also respond now without modification of a circuit flexibly further. Consequently, drastic compaction of the development time and reduction of development cost, and large expansion of a correspondence model can be aimed at further expansion.

[0083] 2 and conventionally, a vast quantity of tables of the positional parameter which had to be quantity of data prepared for every graphics card on which timing specifications differ, and the steep increment in the memory capacity of the memory which makes this memorizer can be suppressed to the minimum, and contraction of a cost cut of a system scale can be aimed at.

[0084] The display-position adjustment function for which it does not depend on an input picture signal from the outside of a display control is realizable only within a display control by forming a means to generate the image data of all the white patterns used in case display-position adjustment of 3, and a level/perpendicular direction is performed in the interior of a display control.

[0085] Moreover, in other descriptions of this invention, since location gap amendment was performed only when the present display-position setup in a power up differed from the last display-position setup before powering on, and it was made not to perform location gap amendment when the setup had not changed, the loss of the processing time concerning a setup of the display-position parameter in a power up can be suppressed to the minimum.

[0086] Furthermore, when the cable which connects the above-mentioned source of supply and a display control in other descriptions of this invention in order to change the source of supply of the image data for the 1st indicating equipment is removed, and when the mode change which changes the image entry-of-data timing specification for the 1st indicating equipment is performed Since location gap amendment was surely made to be performed, even if a setup of a suitable display-position parameter is completed, it can respond to an unexpected change and change of input image data flexibly.

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** It is drawing showing the important section configuration of the display control which is 1 operation gestalt of this invention, and is the block diagram showing the configuration of the flat panel interface section.

**[Drawing 2]** It is a conceptual diagram for explaining the display-position parameter set as a display-position equalization circuit.

**[Drawing 3]** It is the block diagram showing the detailed configuration of a DRAM controller.

**[Drawing 4]** It is the flow chart which shows the procedure of the display-position adjustment processing to level/perpendicular direction by this operation gestalt.

**[Drawing 5]** It is drawing for explaining the procedure of the display-position adjustment processing to level/perpendicular direction by this operation gestalt, and is drawing showing the image of a display-screen condition.

**[Drawing 6]** It is the flow chart which shows the procedure of the display-position adjustment processing to level/perpendicular direction by the 2nd operation gestalt of this invention.

**[Drawing 7]** It is drawing showing the 3rd operation gestalt of this invention, and is the block diagram showing the configuration of a test image generation circuit.

**[Drawing 8]** It is drawing showing the 3rd operation gestalt of this invention, and is drawing for explaining operation actuation of the test image generation circuit shown in drawing 7.

**[Description of Notations]**

**1 Video-Input Section**

**2 A/D Converter**

**3 Phase Comparator**

**4 Voltage Controlled Oscillator (VCXO)**

**5 Divider (Counting-down Circuit)**

**6 Display-Position Equalization Circuit**

**7 Halftone Processing Circuit**

**8 E2 PROM / Flash Plate RAM**

**9 Memory Access Unit**

**10 DRAM Controller**

**11 Frame Memory**

**12 Display Interface**

**13 Flat-panel Display**

**14 Microprocessor**

**71 Selector**

**72 A/D Converter**

**73 Frequency Divider**

**75 Amplifier**

**76 Comparator**

**HSYNC Horizontal Synchronizing signal**

VSYNC Vertical Synchronizing signal

MinPixel Display-position parameter which receives horizontally

MinLine Display-position parameter to a perpendicular direction

MaxPixel Horizontal resolution of an effective indicative data

MaxLine Vertical definition of an effective indicative data

---

[Translation done.]

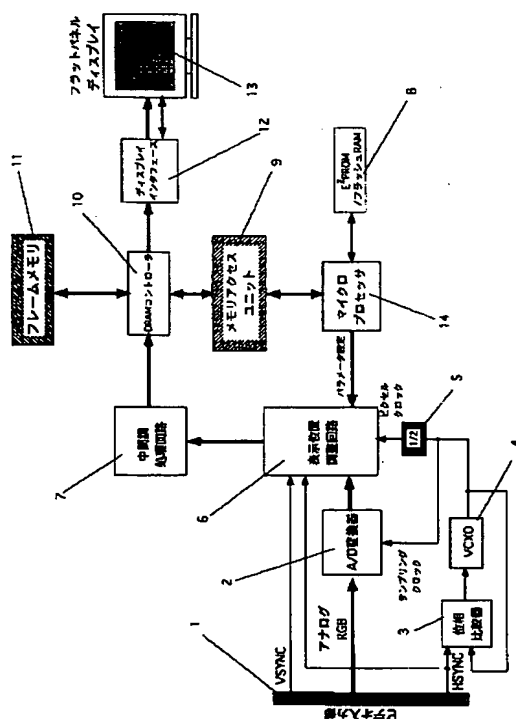
(11)特許出願公開番号

(43)公開日 平成9年(1997)8月15日

(51) Int.Cl. <sup>8</sup>		識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G	5/00	5 2 0		G 0 9 G 5/00	5 2 0 V
	3/36			3/36	
	5/38			5/38	Z

審査請求 未請求 請求項の数10 O.L (全 13 頁)

(74)代理人 弁理士 國分 孝悦



(2)

1

## 【特許請求の範囲】

【請求項1】 第1の表示装置用の画像データを上記第1の表示装置と種類が異なる第2の表示装置に対応させて表示するための表示制御装置において、

上記第1の表示装置用の画像データを用いて、上記第2の表示装置における上記第1の表示装置用の画像データの有効表示領域に対する位置ずれを求める演算手段と、上記演算手段により求められた位置ずれを、上記位置ずれに応じた適切な表示位置パラメータを設定することによって補正する表示位置調整手段とを設けたことを特徴とする表示制御装置。

【請求項2】 上記表示位置調整手段により位置ずれが補正された画像データを、上記第2の表示装置の画面中央に表示させるようにするセンタリング手段を更に設けたことを特徴とする請求項1に記載の表示制御装置。

【請求項3】 上記第1の表示装置はCRTディスプレイであり、上記第2の表示装置はフラットパネルディスプレイであることを特徴とする請求項1または2に記載の表示制御装置。

【請求項4】 画像データを一時的に記憶するメモリ手段と、

上記第2の表示装置に表示する画像データを上記メモリ手段に読み書きすることに加えて、上記演算手段からの要求に応じて位置ずれ補正用の画像データを上記メモリ手段に任意に読み書きするようにするメモリアクセス手段とを備え、

上記演算手段は、上記メモリアクセス手段を用いて、上記メモリ手段の全体に黒画像データを書き込んだ後、上記第1の表示装置用の画像データを全白パターンのデータとして上記メモリ手段に上書きし、上記黒画像データと白画像データとで成る画像データを上記メモリ手段から読み出して、その読み出し結果に基づいて水平／垂直方向に対する位置ずれを求めるようにすることを特徴とする請求項1～3の何れか1項に記載の表示制御装置。

【請求項5】 上記水平／垂直方向に対する位置ずれを求める演算を行う際に、その演算に用いる全白パターンの画像データを表示制御装置の外部から入力することを特徴とする請求項4に記載の表示制御装置。

【請求項6】 上記水平／垂直方向に対する位置ずれを求める演算を行う際に、その演算に用いる全白パターンの画像データを、表示制御装置の外部から入力される同期信号に規定されている電圧レベルであって、上記第1の表示装置用の画像データの有効表示期間を識別するための電圧レベルを利用して、表示制御装置内で自己生成することを特徴とする請求項4に記載の表示制御装置。

【請求項7】 上記表示位置調整手段により設定された表示位置パラメータを、不揮発性で電気制御によるデータ消去が可能なメモリに記憶するようにすることを特徴とする請求項1～6の何れか1項に記載の表示制御装置。

2

【請求項8】 上記表示位置調整手段は、電源投入時に、上記不揮発性で電気制御によるデータ消去が可能なメモリに記憶されている表示位置パラメータに基づく前回の表示位置設定と現在の表示位置設定との違いを検出し、違いがあったときにのみ上記位置ずれの補正を行うようにすることを特徴とする請求項7に記載の表示制御装置。

【請求項9】 上記第1の表示装置用の画像データの供給源と表示制御装置とを繋ぐケーブルのコネクタが外されたかどうかを監視するコネクタ解除監視手段を更に備え、

上記表示位置調整手段は、上記コネクタ解除監視手段によりコネクタ解除が確認されたときに、上記表示位置設定の違いの検出を行うようにすることを特徴とする請求項8に記載の表示制御装置。

【請求項10】 上記第1の表示装置用の画像データの入力タイミング仕様が変わるモード変更が行われたかどうかを監視するモード変更監視手段を更に備え、

上記表示位置調整手段は、上記モード変更監視手段によりモード変更が確認されたときに、上記位置ずれの補正を必ず行うようにすることを特徴とする請求項8または9に記載の表示制御装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は表示制御装置に関し、特に、CRT表示用のアナログビデオ信号（同期信号や映像信号を含む）をドットマトリクス方式のフラットパネルディスプレイに表示させる際に、有効表示データの表示位置が最適となるように調整する機能を有する表示制御装置に用いて好適なものである。

## 【0002】

【従来の技術】現在、様々な種類のグラフィックスカード（ホストコンピュータ等に挿入することにより図形などの画像を画面表示させるためのもの）が市場に出回っているが、一般に、それらのグラフィックスカードにより表示されるCRT用アナログビデオ信号は、タイミング仕様がグラフィックスカードごとに異なっている。

【0003】一方、近年では、従来のCRT表示装置に加えて、フラットパネルディスプレイが登場してきている。フラットパネルディスプレイは、CRT表示装置に比べて奥行きが短く、平面状の表示部を持っている。このフラットパネルディスプレイにも上記グラフィックスカードにより画像を表示することが望まれるが、そのためには、上記グラフィックスカードより出力されるCRT用アナログビデオ信号をフラットパネルディスプレイに対応させる必要があった。

【0004】すなわち、ホスト側のグラフィックスカードごとにタイミング仕様が異なるCRT用アナログビデオ信号を、ドットマトリクス方式のフラットパネルディスプレイに対応させて表示する際には、アナログデータ



(3)

3

をデジタルデータに変換して取り扱うことが必要であった。さらに、このとき、水平／垂直方向に対する有効表示領域を正確に確定することが必要であった。

【0005】このことを実現するために、従来は、水平／垂直同期信号の位置からアナログビデオ信号の開始位置に至るまでの時間を実測で計り、その計測値を位置パラメータとして、対応させるグラフィックスカードの種類だけ用意していた。これにより、ホスト側のグラフィックスカードとフラットパネルディスプレイとの間のインタフェース（フラットパネルインタフェース）を共通にしたままで、タイミング仕様が異なる複数種類のグラフィックスカードへの対応を可能にさせていた。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来技術のように、タイミング仕様が異なるグラフィックスカードごとに位置パラメータを実測してメモリに記憶することは、現在膨大な種類のグラフィックスカードが市場に出回っていること、また、たとえ同一のカードであってもアップグレード版が比較的早い周期で出てくることなどを考えると、これら全てのグラフィックスカードについて位置パラメータの測定を行うこと自体に大きな負担があり、困難であった。

【0007】また、仮に、このように膨大な量のグラフィックスカードについて位置パラメータの測定ができたとしても、それら全ての位置パラメータを記憶させるメモリの容量が大幅に増加してしまうということがあった。以上の理由により、表示位置確定のための従来の方法は、フラットパネルインタフェースにおいて全てのグラフィックスカードへのマルチシンク対応を実現する際の大きなボトルネックとなっていた。

【0008】本発明は、このような問題を解決するために成されたものであり、タイミング仕様が異なる全てのグラフィックスカードごとに位置パラメータとしてのタイミングを実測してメモリに記憶しなくても、グラフィックスカードからのCRT用ビデオ信号をフラットパネルディスプレイの適切な位置に対応させて表示することができるようにすることを目的とする。

【0009】

【課題を解決するための手段】本発明の表示制御装置は、第1の表示装置用の画像データを上記第1の表示装置と種類が異なる第2の表示装置に対応させて表示するための表示制御装置において、上記第1の表示装置用の画像データを用いて、上記第2の表示装置における上記第1の表示装置用の画像データの有効表示領域に対する位置ずれを求める演算手段と、上記演算手段により求められた位置ずれを、上記位置ずれに応じた適切な表示位置パラメータを設定することによって補正する表示位置調整手段とを設けたことを特徴とする。

【0010】本発明の他の特徴とするところは、上記表示位置調整手段により位置ずれが補正された画像データ

4

を、上記第2の表示装置の画面中央に表示させるようにするセンタリング手段を更に設けたことを特徴とする。

【0011】本発明のその他の特徴とするところは、上記第1の表示装置はCRTディスプレイであり、上記第2の表示装置はフラットパネルディスプレイであることを特徴とする。

【0012】本発明のその他の特徴とするところは、画像データを一時的に記憶するメモリ手段と、上記第2の表示装置に表示する画像データを上記メモリ手段に読み書きすることに加えて、上記演算手段からの要求に応じて位置ずれ補正用の画像データを上記メモリ手段に任意に読み書きするようにするメモリアクセス手段とを備え、上記演算手段は、上記メモリアクセス手段を用いて、上記メモリ手段の全体に黒画像データを書き込んだ後、上記第1の表示装置用の画像データを全白パターンのデータとして上記メモリ手段に上書きし、上記黒画像データと白画像データとで成る画像データを上記メモリ手段から読み出して、その読み出し結果に基づいて水平／垂直方向に対する位置ずれを求めるようにすることを特徴とする。

【0013】本発明のその他の特徴とするところは、上記水平／垂直方向に対する位置ずれを求める演算を行う際に、その演算に用いる全白パターンの画像データを表示制御装置の外部から入力することを特徴とする。

【0014】本発明のその他の特徴とするところは、上記水平／垂直方向に対する位置ずれを求める演算を行う際に、その演算に用いる全白パターンの画像データを、表示制御装置の外部から入力される同期信号に規定されている電圧レベルであって、上記第1の表示装置用の画像データの有効表示期間を識別するための電圧レベルを利用して、表示制御装置内で自己生成することを特徴とする。

【0015】本発明のその他の特徴とするところは、上記表示位置調整手段により設定された表示位置パラメータを、不揮発性で電気制御によるデータ消去が可能なメモリに記憶するようにすることを特徴とする。

【0016】本発明のその他の特徴とするところは、上記表示位置調整手段は、電源投入時に、上記不揮発性で電気制御によるデータ消去が可能なメモリに記憶されている表示位置パラメータに基づく前回の表示位置設定と現在の表示位置設定との違いを検出し、違いがあったときにのみ上記位置ずれの補正を行うようにすることを特徴とする。

【0017】本発明のその他の特徴とするところは、上記第1の表示装置用の画像データの供給源と表示制御装置とを繋ぐケーブルのコネクタが外されたかどうかを監視するコネクタ解除監視手段を更に備え、上記表示位置調整手段は、上記コネクタ解除監視手段によりコネクタ解除が確認されたときに、上記表示位置設定の違いの検出を行うようにすることを特徴とする。

(4)

5

【0018】本発明のその他の特徴とするところは、上記第1の表示装置用の画像データの入力タイミング仕様が変わるモード変更が行われたかどうかを監視するモード変更監視手段を更に備え、上記表示位置調整手段は、上記モード変更監視手段によりモード変更が確認されたときに、上記位置ずれの補正を必ず行うようにすることを特徴とする。

【0019】上記のように構成した本発明によれば、第1の表示装置用の画像データを第2の表示装置における有効表示領域に対応させて表示する際に、入力される上記第1の表示装置用の画像データ自体から、上記第1の表示装置用の画像データの上記第2の表示装置における有効表示領域に対する位置ずれが判断され、その位置ずれを補正するような表示位置パラメータが自動的に設定されるようになる。これにより、従来のように、画像データの入力タイミング仕様が異なる全てのグラフィックスカード（上記第1の表示装置用の画像データの供給源の例）ごとに、水平／垂直同期信号の位置から画像データの開始位置に至るまでの時間を実測してそれらの測定した各位置パラメータごとにテーブルを持たせなくても、各グラフィックスカードごとに適切な表示位置パラメータを自動的に設定することが可能となる。

【0020】本発明の他の特徴によれば、電源投入時における現在の表示位置設定が電源投入前の前回の表示位置設定と異なっている場合にのみ位置ずれ補正が行われ、設定が変わっていない場合には位置ずれ補正が行われないようになるので、電源投入時における表示位置パラメータの設定にかかる処理時間が短くなる。

【0021】本発明のその他の特徴によれば、第1の表示装置用の画像データの供給源と表示制御装置とを繋ぐケーブルが外されたときには、上述した表示位置設定の違いの検出が必ず行われる。このとき、上記画像データの供給源を変えるためにケーブルが外されていた場合には、表示位置設定がケーブルが外される前と異なっているので、位置ずれ補正が行われるようになる。

【0022】本発明のその他の特徴によれば、第1の表示装置用の画像データの入力タイミング仕様が変わるモード変更が行われると、上記第2の表示装置における上記第1の表示装置用の画像データの有効表示領域に対する位置ずれが新たに発生するが、その新たに発生した位置ずれが必ず補正されるようになる。

【0023】

【発明の実施の形態】以下、本発明の一実施形態を図面に基いて説明する。図1は、本実施形態による表示制御装置全体の構成を示すブロック図である。図1において、1はビデオ入力部であり、図示しないホスト側のグラフィックスカードとのインタフェース部分である。すなわち、このビデオ入力部1から、CRT表示用のアナログビデオ信号（アナログRGB信号、水平同期信号H SYNC、垂直同期信号V SYNCなど）が入力され

6

る。

【0024】2はA/D変換器であり、上記ビデオ入力部1より入力されるアナログRGB信号をデジタル化するものである。また、3は位相比較器、4は電圧制御オシレータ（VCXO）であり、これらによってPLL（位相同期ループ：Phase Locked Loop）回路が構成される。上記A/D変換器2は、このPLL回路によって生成されるドットクロックをサンプリングクロックとして利用している。

【0025】5はデバイダ（分周器）であり、上記PLL回路により生成されるドットクロックの出力スピードを半分のスピードに落として、システム制御用のピクセルクロックを生成するものである。6は表示位置調整回路であり、上記ピクセルクロックに従って動作する。この表示位置調整回路6は、ビデオ入力部1より入力されるCRT表示用の画像をフラットパネルディスプレイ上の適正な位置に表示させるための種々のレジスタ（図示せず）を含んでいる。

【0026】7は中間調処理回路であり、上記表示位置調整回路6内の図示しないレジスタから出力される画像データを2値化するものである。10はDRAMコントローラであり、上記中間調処理回路7で2値化された画像データをDRAMで成るフレームメモリ11に書き込むための制御や、上記フレームメモリ11に記憶された画像データをディスプレイインタフェース12に読み出すための制御を行う。また、メモリアクセスユニット9にデータを読み書きするための制御も行う。

【0027】上記ディスプレイインタフェース12は、フラットパネルディスプレイ13に画像データを出力するためのフォーマット化処理や、フラットパネルディスプレイ13との通信動作を制御する処理を行う。14はマイクロプロセッサであり、本実施形態による表示制御装置全体の制御の他に、各周辺回路（表示位置調整回路6を含む）のレジスタ設定、メモリアクセスユニット9へのフレームメモリ制御要求、上記フレームメモリ11から読み出されメモリアクセスユニット9中に格納されたテスト画像データ（後述する）の読み出しなどの処理を行う。

【0028】上記メモリアクセスユニット9は、フレームメモリ11に対して画像データを任意に読み書き可能とするものであり、上記表示位置調整回路6により表示位置が調整された画像データをフレームメモリ11に読み書きすることの他に、上記表示位置調整を行う際に使用するテスト画像データをフレームメモリ11に読み書きする動作を制御する。マイクロプロセッサ14は、上記テスト画像データの読み出し結果に基づいて水平／垂直方向に対する位置ずれを判断し、表示位置の補正を行うことによって適切な表示位置パラメータを設定する。

【0029】8はE<sup>2</sup> PROM／フラッシュRAM（不揮発性で電気制御によるデータ消去が可能なメモリ）で

(5)

7

あり、主に、本実施形態における自動位置調整処理（上述したメモリアクセスユニット 9 およびマイクロプロセッサ 14 による処理）により決定された表示位置パラメータを記憶しておくために用いられる。

【0030】次に、上記のように構成した本実施形態による表示制御装置の具体的な動作について説明する。まず最初に、本実施形態の表示制御装置における基本的な画像処理の流れを説明する。

【0031】最初に、図示しないグラフィックスカードからのデータ転送の際に位相比較器 3 および電圧制御オシレータ 4 から成る PLL 回路を用いてドットクロックを発生する必要がある。これは、ビデオ入力部 1 から入力される水平同期信号 HSYNC を位相比較器 3 のリファレンス信号として利用するとともに、この位相比較器 3 と、ドットクロックと同等の発振周波数を持つ電圧制御オシレータ 4 とによりフィードバックループを構成することにより発生できる。

【0032】上記 PLL 回路により発生されたドットクロックは、A/D 変換器 2 においてアナログ RGB 信号をデジタル化するためのサンプリングクロックとして利用される。また、上記 PLL 回路により発生されたドットクロックは、分周器 5 によりレートが半分に落とされることで、表示位置調整回路 6 の基準クロックとして利用される。

【0033】上記 A/D 変換器 2 によりアナログ RGB 信号がデジタル化されて生成された画像データは、フラットパネルディスプレイ 13 の正しい位置に表示させるために、有効表示データとして取り込まれなければならない。そのためには、表示位置調整回路 6 での表示位置調整が正確に行われなければならない。

【0034】そして、このことは、マイクロプロセッサ 14 が表示位置調整回路 6 内の図示しないレジスタに適切な表示位置パラメータを設定することによって行われる。なお、この表示位置パラメータの設定方法についての詳細は後述する。

【0035】このようにして適切な表示位置パラメータが表示位置調整回路 6 に設定されることによって、有効表示位置が確定された画像データは、中間調処理回路 7 に与えられて 2 値化処理された後、DRAM コントローラ 10 によりフレームメモリ 11 に書き込まれる。

【0036】その後、フラットパネルディスプレイ 13 から表示要求があった場合は、DRAM コントローラ 10 により上記フレームメモリ 11 から画像データが読み出される。そして、その読み出された画像データが、ディスプレイインタフェース 12 によりフラットパネルディスプレイ 13 に適したデータフォーマットに変換された後、フラットパネルディスプレイ 13 に転送される。以上が、基本的な表示動作の流れである。

【0037】次に、本実施形態の詳細な動作内容を具体的な例に即して以下に説明する。まず、有効表示データ

8

の表示位置パラメータの設定方法および調整方法について、図 2 を用いて説明する。なお、図 2 は、表示位置調整回路 6 内のレジスタに設定される表示位置パラメータを説明するための概念図である。

【0038】まず最初に、表示位置パラメータの設定方法について述べる。一般に、CRT 表示用のビデオ信号は、水平同期信号 (HSYNC) 20 と、有効ピクセルデータ 21 と、垂直同期信号 (VSYNC) 22 と、有効ラインデータ 23 とから成っており、それぞれの位置関係を表すタイミングは異なっていることが知られている。

【0039】例えば、本実施形態では、水平同期信号 20 の立ち下がりから有効ピクセルデータ 21 の開始までを MinPixel、有効ピクセルデータ 21 が立ち上がっている期間を MaxPixel、垂直同期信号 22 の立ち下がりから有効ラインデータ 23 の開始までを MinLine、有効ラインデータ 23 が立ち上がっている期間を MaxLine のように、各パラメータの定義を行っている。

【0040】これらのパラメータ定義において、有効表示データの水平方向の解像度は MaxPixel、垂直方向の解像度は MaxLine に対応する。また、表示位置調整回路 6 に設定される表示位置パラメータは、MinPixel および MinLine である。また、図 2 の例は、図 1 のフラットパネルディスプレイ 13 の解像度が 1280 画素 × 1024 ラインとした場合の例であり、フレームメモリ 11 の原点 O (0, 0) から表示最大点 P (1280, 1024) までの表示領域を示している。

【0041】この表示領域に、1280 × 1024 の解像度よりも小さい解像度 (X=MaxPixel, Y=MaxLine) の画像を表示させる場合、MinPixel および MinLine の値を正しく設定しておけば、原点 O (0, 0) から有効表示最大点 A (X, Y) までの正しい表示領域に入力画像データが有効に表示されるようになる。さらに、原点 O (0, 0) からのオフセット点 O' (Offset, LineStart) を、図 2 の下部に示した設定計算式である (式 1) および (式 2) により求めることによって、斜線領域で示したようなセンタリング位置調整を行うこともできる。

【0042】しかしながら、MinPixel と MinLine との正しい設定が行われていないとき、あるいは、入力画像信号のタイミングモードが切り替わったときは、上述した正しい有効表示が行われなくなってしまうことがある。本実施形態では、このような問題に自動的に対処できるようにするために、以下のような表示位置パラメータの調整を行っている。

【0043】図 4 は、この表示位置パラメータの調整手順を示すフローチャートである。図 4 において、ステップ S1 から動作を開始し、ステップ S2 で表示位置パラメータの調整設定が必要かどうかを判断する。調整の必要性がある場合はステップ S3 に進み、調整の必要性がない場合は、ステップ S22 にジャンプして処理を終了

(6)

9

する。

【0044】ステップS3では、入力画像データの解像度の認識を行う。すなわち、解像度があらかじめ分かっている場合は問題ないが、分かっている場合とは必ずこれを認識しなければならない。

【0045】この場合、図1の表示位置調整回路6の中に、図1の分周器5より出力されるピクセルクロックに従って図2のMaxPixelで示される水平有効表示期間をカウントする水平カウンタと、図1のビデオ入力部1より出力される水平同期信号HSYNCに従って図2のMaxLineで示される垂直有効表示期間をカウントする垂直カウンタとを備えることによって、水平方向の解像度と垂直方向の解像度とを容易に特定することができる。そして、このステップS3における解像度の認識結果から、図2のMaxPixelおよびMaxLineの値がステップS4で決定される。

【0046】次に、処理は水平方向に対する表示位置調整のシーケンスに入る。ここでは、まずステップS5で、マイクロプロセッサ14がメモリアクセスユニット9に対してフレームメモリ11へのメモリアクセス要求を発生し、次のステップS6でフレームメモリ11に全体が黒色の画像データを書き込む。この処理をどのようにして行っているかを、図3を用いて説明する。

【0047】図3には、図1に示したDRAMコントローラ10の詳細が示されている。このDRAMコントローラ10の主な役割は、次に述べる4種類の動作をコントロールすることである。第1は、中間調処理回路7から与えられる画像データを、入力コントローラ32を介してフレームメモリ11に書き込む動作である。第2は、フレームメモリ11から出力コントローラ33を介してディスプレイインタフェース12に画像データを読み出す動作である。

【0048】第3は、リフレッシュ回路34を用いてフレームメモリ11に対して行うリフレッシュ動作（フレームメモリ11から一定期間ごとに漏出する電荷を補充するために行う再書き込み動作）である。第4は、画像表示動作中にメモリアクセスユニット9から随時行うことができるフレームメモリ11への読み書き制御（メモリアクセスユニット9は、フレームメモリ11の全てのアドレスから画像データを読み書きでき、かつ、いくつかのパターンデータを書き込むことが可能なパターンジェネレータ機能を有している）である。

【0049】図3中の符号35～38は、上記した第1～第4の動作を要求する要求信号RECとその応答信号ACK、および画像データ等のデータDATAとその読み書きに必要なアドレスADDRESSの流れを示している。これら第1～第4の動作の制御要求は非同期で起こる。そして、そのように非同期で起こる各種制御要求に関しては、アービトレーション回路39が、それぞれのREC/ACK信号に基づいていわゆるハンドシェイク方式で優先順位を決

10

め、調停制御（アービトレーション）を随時行うことによって切り替える。

【0050】上記ステップS6におけるフレームメモリ11への全黒データの書き込み処理は、メモリアクセスユニット9がマイクロプロセッサ14からの要求を受けて、メモリアクセスユニット9内のパターンジェネレータ（図示せず）がフレームメモリ11のアドレスと全黒データとを自動的に発生することにより行われる。このときのフレームメモリ11のデータ内容は、図5（0）のように、全ての領域が黒データで書き込まれた状態となる。

【0051】次に、ステップS7では、図示しないホスト側からの画像データを全白パターンとして本表示制御装置に入力し、それを、正確な有効表示位置の調整を行っていないままの状態（フレームメモリ11）に書き込む。このときのフレームメモリ11の状態は、MinPixelおよびMinLineの設定値が正しい値よりも大きければ、図5の位置ずれ状態（a）のようになり、正しい値よりも小さければ、図5の位置ずれ状態（b）のようになる。

【0052】図5に示した位置ずれ状態（a）および（b）において、斜線で示す領域51は、位置ずれにより有効表示領域外のブランキング期間を取り込んだ結果を示しており、ここには黒データが表示される。また、白色で示す領域52は、有効表示領域の一部である。また、網かけで示す領域53は、上記ステップS6でメモリアクセスユニット9により全黒データが埋められた領域の一部である。

【0053】このようにフレームメモリ11が黒データと白データとで埋められた状態において、次のステップS8で、図5に例示する位置の水平読み出しライン54に沿って水平方向に対するデータを読み出す。そして、次のステップS9で、上記読み出した水平読み出しライン54上のデータに基づいて有効表示領域の水平方向の位置ずれを判断して、水平方向に対する位置調整を行う。

【0054】例えば、図5に示したように、水平解像度がMaxPixel値である入力画像に対して、白データがL1（<MaxPixel）画素分だけ読み出されたとき、調整値MinPixelは次のように計算される。

<位置ずれ状態（a）のとき>

調整後MinPixel＝調整前MinPixel－（MaxPixel－L1）

<位置ずれ状態（b）のとき>

調整後MinPixel＝調整前MinPixel＋（MaxPixel－L1）

【0055】上述のような一連の計算および位置ずれの判断は、図1のマイクロプロセッサ14が行っている。その後、上記調整後のMinPixel値の正しさを確認するために、ステップS10からステップS11に進み、マイクロプロセッサ14により表示位置調整回路6内の表示位置パラメータレジスタに対してMinPixel値の再設定を

(7)

11

行った後、上述したステップS5～S9までの処理を再び行う。

【0056】そして、ステップS10で水平解像度を示すMaxPixelの値が正確にL1になっていることを確認したら、ステップS12に進んで上述のようにして設定したMinPixelの値を確定し、水平方向に対する表示位置調整を終了する。このようにして水平方向の表示位置調整が完了したら、次に垂直方向に対する表示位置調整のシーケンスに入る。

【0057】この垂直位置調整のシーケンスにおいて、ステップS13～S15までの処理は、上述した水平位置調整のシーケンスにおけるステップS5～S7までの処理と同様である。また、ステップS16では、図5に例示する位置の垂直読み出しライン55に沿って垂直方向に対するデータを読み出す。そして、次のステップS17で、上記読み出した垂直読み出しライン55上のデータに基づいて有効表示領域の垂直方向の位置ずれを判断して、垂直方向に対する位置調整を行う。

【0058】垂直方向に対する位置調整は、以下のように行う。例えば、図5に示したように、垂直解像度がMaxLineである入力画像に対して、白データがL2

(＜MaxLine＞) ライン分だけ読み出されたとき、調整値MinLineは次のように計算される。

＜位置ずれ状態(a)のとき＞

調整後 MinLine＝調整前 MinLine－ ( MaxLine－L2 )

＜位置ずれ状態(b)のとき＞

調整後 MinLine＝調整前 MinLine＋ ( MaxLine－L2 )

【0059】その後、上記調整後のMinLine値の正しさを確認するために、ステップS18からステップS19に進んでMinLine値の再設定を行った後、ステップS13～S17までの処理を再び行う。そして、ステップS18で垂直解像度を示すMaxLineの値が正確にL2になっていることを確認したら、ステップS20に進んで上述のようにして設定したMinLineの値を確定し、垂直方向に対する表示位置調整を終了する。

【0060】以上のステップS5～S20における水平／垂直方向の表示位置合わせが完了したときの状態は、図5(c)に示すようになり、有効表示領域が全て表示されるようになる。さらに、次のステップS21では、図2の下部に示した計算式(式1)および(式2)中の変数X、Yに上記MaxPixelおよびMaxLineの値をそれぞれ代入してオフセット値Offset、LineStartを求める。

【0061】そして、この求めたオフセット値を正式な表示位置パラメータとして図1の表示位置調整回路6内のレジスタに再設定することにより、図5(d)に示すように、有効表示領域が正確に表示された自動センタリングが実現される。このようにして、本実施形態の水平／垂直方向の自動位置調整の全てが完了する。

【0062】このように、本実施形態によれば、入力されるCRT表示用の画像データ自体から有効表示領域に

12

対する位置ずれが判断され、その位置ずれを補正するための表示位置パラメータが自動的に更新設定されるようになるので、画像データの入力タイミング仕様が異なる全てのグラフィックスカードごとに位置パラメータを実測してメモリに記憶しておく必要がなくなり、表示位置の設定処理を、少ないメモリ容量で容易に行うことができるようになる。

【0063】次に、本発明の第2の実施形態について説明する。第2の実施形態は、図6のフローチャートに示すように、水平／垂直方向の表示位置を調整するための表示位置パラメータを、電源投入時に最小限の調整時間ロスで設定できるようにした手段を提供するものである。

【0064】図6において、まずステップS30で電源が投入されたとき、次のステップS31で、図1のマイクロプロセッサ14は、E<sup>2</sup> PROM／フラッシュRAM8から前回のパラメータ設定時に記憶された表示位置パラメータ(MinPixel、MinLine)を読み込み、それを表示位置調整回路6内のレジスタに設定する。この状態で、現在の表示位置設定と前回の表示位置設定との相違を確認するために、ステップS32で表示位置チェックシーケンスの処理を行う。

【0065】このステップS32では、上述の実施形態で図3～図5を用いて詳細に説明したメモリアクセスユニット9のフレームメモリ11への独立読み出し機能を用いる。このとき、上述の実施形態で説明したのと同様に、テスト画像(全白パターン)の画像データを用いてチェックを行う。

【0066】そして、ステップS33で、上記ステップS32におけるチェックの結果、期待通りの表示位置パラメータが設定されている(ホスト側からの画像データの入力タイミング仕様が前回と変わっていない)と判断されたら、ステップS34に進む。そうでない場合は、ステップS36に進んで、表示位置調整シーケンスの処理を行う必要がある。

【0067】一方、上記ステップS33で期待通りの表示位置パラメータが設定されていると判断された場合でも、その後、以下の2点について気をつけなければならない。1つ目の注意点は、本表示制御装置とホストとを繋ぐための図示しないケーブルの末端にあるコネクタが抜かれた場合のことである。すなわち、コネクタが単に抜かれたと言っても、ただ外れてしまった場合と、ビデオ信号を入力するホストを切り替えるためにわざと外された場合との2通りのケースが考えられる。

【0068】そのために、ステップS34でコネクタが抜かれたかどうかを監視し、コネクタの解除が確認された場合は、ステップS32に戻って、表示位置チェックシーケンスの処理を再び行うようにする。このとき、ビデオ信号を入力するホストを切り替えられたことが確認された場合には、タイミング仕様が前回と変わっている

(8)

13

ので、ステップS 3 3からステップS 3 6に進んで表示位置調整シーケンスの処理を再び行う。なお、コネクタが外されていない場合は、ステップS 3 4からステップS 3 5に処理を進める。

【0069】もう1つの注意点は、画像データの入力タイミングの変更がケーブル接続中に起こるモード変更

(IBMのPC/ATのように入力モードの変更が可能なホストコンピュータとの接続時など)が行われた場合のことである。すなわち、ステップS 3 5でモード変更が行われたかどうかを監視し、モード変更が行われた場合には、ステップS 3 6に進んで表示位置調整シーケンスの処理を必ず行う。

【0070】このステップS 3 6の処理によって再調整された表示位置パラメータは、ステップS 3 7で、E<sup>2</sup> PROM/フラッシュRAM 8に記憶される。これにより、ステップS 3 8で電源が切られても、次の立ち上げ時までその表示位置パラメータを保持できるようになっている。

【0071】上記ステップS 3 5でモード変更が行われていないと判断された場合、および上記ステップS 3 7で表示位置パラメータの記憶が行われた場合は、次にステップS 3 8で、電源がオフにされたかどうかを判断する。このステップS 3 8で電源がオフにされたか判断されない限り、ステップS 3 4に戻って入力監視ルーチンの処理を継続する。

【0072】このように、第2の実施形態では、電源が切られる前にE<sup>2</sup> PROM/フラッシュRAM 8に記憶されていた最新設定パラメータを、次の電源投入時におけるロードパラメータとして用いるようにしている。これにより、表示位置の調整は、上記ロードパラメータが現在の入力画像信号の状態に合致しない場合にのみ行えば良くなり、電源を投入するたびにを行う必要がなくなるという第2の実施形態特有のメリットを得ることができる。

【0073】また、第2の実施形態では、入力監視ルーチンの処理(ステップS 3 3、S 3 4、S 3 5、S 3 8の処理)を行うことによって入力画像信号の状態を常にモニタリングするようにしている。これにより、適切な表示位置パラメータの設定が完了していても、入力画像信号の不測の切り替えや変化によってタイミング仕様が変わる場合にも柔軟に対応することができる。

【0074】次に、本発明の第3の実施形態について説明する。第3の実施形態では、上記第1および第2の実施形態においてテスト画像として用いていた全白パターンのデータをホスト側から入力するのではなく、本表示制御装置の内部で自己生成する手段を提供するものである。以下、このことを図7および図8を用いて説明する。

【0075】図7において、ビデオ入力部1から、アナログRGB信号70が入力されるとともに、水平/垂直

14

同期信号が、上記アナログRGB信号のグリーンレベルに組み込まれたSYNC ON GREEN 信号74の状態を入力された場合を想定する(RS 343A規格)。

【0076】通常の画像表示中は、図1のマイクロプロセッサ14からセクタ71に送られる切り替え信号83に応じて、上記ビデオ入力部1より入力されるアナログRGB信号70が、セクタ71を介してA/D変換器72に入力される。一方、マイクロプロセッサ14が表示位置の調整が必要であると判断したときには、上記切り替え信号83により、テスト信号77がセクタ71を介してA/D変換器72に入力されるように切り替えられる。そして、このテスト信号77を、上述した実施形態でのテスト画像データとして用いる。

【0077】以下に、このテスト信号77の生成方法について説明する。上記SYNC ON GREEN 信号74は、図8(1)のような水平/垂直同期信号のコンポジットに付け足して、ブラックレベルとブランクレベルとを区別するための電圧レベルが規定されている。この電圧レベルは数10mVのレベルしか持たないので、アンプ75を通して増幅する必要がある(図8(2)の状態)。この図8(2)の状態では、ブラックレベルは符号79、ブランクレベルは符号81で表現され、有効表示期間82の認識がなされている。

【0078】ここで、本実施形態では、第1の抵抗R1と第2の抵抗R2とから成る分周回路73を用いて、図8(2)の有効表示期間82を検知するための基準電圧V<sub>ref</sub>を、 $V_{ref} = V_{CC} \cdot R1 / (R1 + R2)$ なる計算式によって求める。そして、この求めた基準電圧V<sub>ref</sub>と、上記アンプ75より出力される図8(2)のような信号とをコンパレータ76で比較することにより、図8(3)のようなテスト信号77を取り出すことができるようにしている。

【0079】そして、このようにして取り出した図8(3)のようなテスト信号77を、A/D変換器72の基準電圧にレベル変換することにより、白レベルデータとして使用することが可能となる。

【0080】また、本実施形態では、上記テスト信号77を、図1の位相比較器3の基準信号(PLL用水平同期信号)78として用いている。これにより、上記一連のテストパターン生成時に、テスト画像とその同期信号との位置タイミング関係が、通常画像とその同期信号との位置タイミング関係と異なってしまうことを防ぐことができる。このようにして、テスト画像の自己生成が実現される。

【0081】

【発明の効果】本発明は上述したように、第1の表示装置(例えばCRTディスプレイ)用の画像データを用いて、第2の表示装置(例えばフラットパネルディスプレイ)における上記第1の表示装置用の画像データの有効表示領域に対する位置ずれを求め、その求めた位置ずれ

(9)

15

を、位置ずれに応じた適切な表示位置パラメータを設定することによって補正するようにしたので、以下のような効果が得られる。

【0082】1、タイミング仕様の異なるグラフィックスカードごとに位置パラメータの調査測定／登録記憶を行わなければならなかった従来のマルチシンク対応方法に対して、本発明では、既存の膨大な種類のグラフィックスカードごとにタイミング測定作業を行う必要がなくなり、さらに、今後の未調査のグラフィックスカードへの対応も回路の変更なしに柔軟に対応することができる。10 ようになる。その結果、大幅な開発時間の短縮と開発コストの削減、さらには、対応機種の大幅な拡大を図ることができる。

【0083】2、従来、タイミング仕様の異なるグラフィックスカードごとに用意しなければならなかった位置パラメータの膨大なテーブルと、これを記憶させるメモリの容量の大幅な増加とを最小限に抑えることができ、システム規模の縮小とコストダウンとを図ることができる。

【0084】3、水平／垂直方向の表示位置調整を行う際に用いる全白パターンの画像データを発生する手段を表示制御装置の内部に設けることにより、表示制御装置の外部からの入力画像信号に依存しない表示位置調整機能を、表示制御装置内だけで実現することができる。

【0085】また、本発明の他の特徴では、電源投入時における現在の表示位置設定が電源投入前の前回の表示位置設定と異なっている場合にのみ位置ずれ補正を行い、設定が変わっていない場合には位置ずれ補正を行わないようにしたので、電源投入時における表示位置パラメータの設定にかかる処理時間のロスを最小限に抑えることができる。

【0086】さらに、本発明の他の特徴では、第1の表示装置用の画像データの供給源を変えるために上記供給源と表示制御装置とを繋ぐケーブルが外されたとき、および第1の表示装置用の画像データの入力タイミング仕様が変わるモード変更が行われたときには、位置ずれ補正が必ず行われるようにしたので、適切な表示位置パラメータの設定が完了していても、入力画像データの不測の切り替えや変化に柔軟に対応することができるようになる。

【図面の簡単な説明】

【図1】本発明の一実施形態である表示制御装置の要部構成を示す図であり、フラットパネルインタフェース部の構成を示すブロック図である。

16

【図2】表示位置調整回路に設定される表示位置パラメータを説明するための概念図である。

【図3】DRAMコントローラの詳細な構成を示すブロック図である。

【図4】本実施形態による水平／垂直方向に対する表示位置調整処理の手順を示すフローチャートである。

【図5】本実施形態による水平／垂直方向に対する表示位置調整処理の手順を説明するための図であって、表示状態のイメージを示す図である。

【図6】本発明の第2の実施形態による水平／垂直方向に対する表示位置調整処理の手順を示すフローチャートである。

【図7】本発明の第3の実施形態を示す図であって、テスト画像生成回路の構成を示すブロック図である。

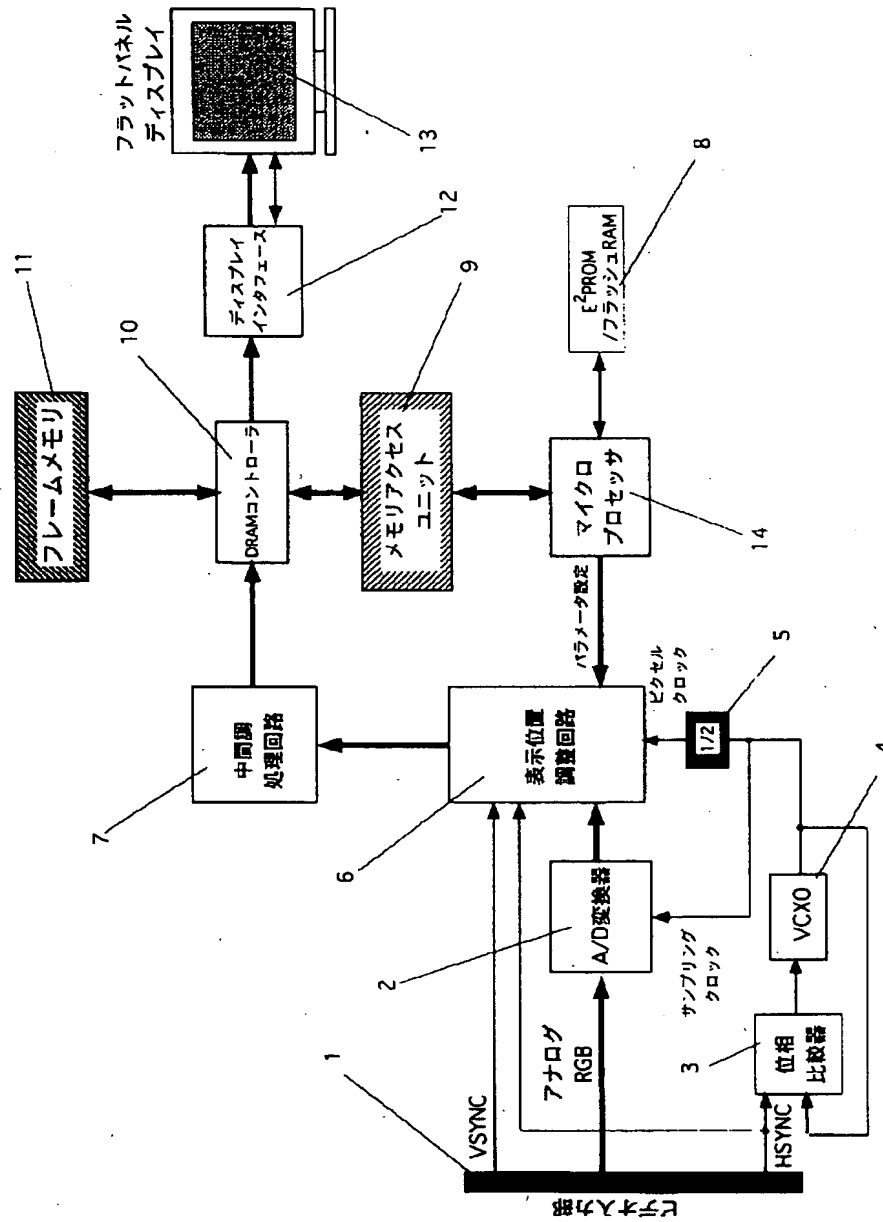
【図8】本発明の第3の実施形態を示す図であって、図7に示したテスト画像生成回路の動作を説明するための図である。

【符号の説明】

- |    |                              |
|----|------------------------------|
| 1  | ビデオ入力部                       |
| 2  | A/D変換器                       |
| 3  | 位相比較器                        |
| 4  | 電圧制御オシレータ (VCXO)             |
| 5  | デバイダ (分周器)                   |
| 6  | 表示位置調整回路                     |
| 7  | 中間調処理回路                      |
| 8  | E <sup>2</sup> PROM/フラッシュRAM |
| 9  | メモリアクセスユニット                  |
| 10 | DRAMコントローラ                   |
| 11 | フレームメモリ                      |
| 12 | ディスプレイインタフェース                |
| 13 | フラットパネルディスプレイ                |
| 14 | マイクロプロセッサ                    |
| 71 | セレクタ                         |
| 72 | A/D変換器                       |
| 73 | 分周回路                         |
| 75 | アンプ                          |
| 76 | コンパレータ                       |
|    | HSYNC 水平同期信号                 |
|    | VSNC 垂直同期信号                  |
| 40 | MinPixel 水平方向に対する表示位置パラメータ   |
|    | MinLine 垂直方向に対する表示位置パラメータ    |
|    | MaxPixel 有効表示データの水平解像度       |
|    | MaxLine 有効表示データの垂直解像度        |

(10)

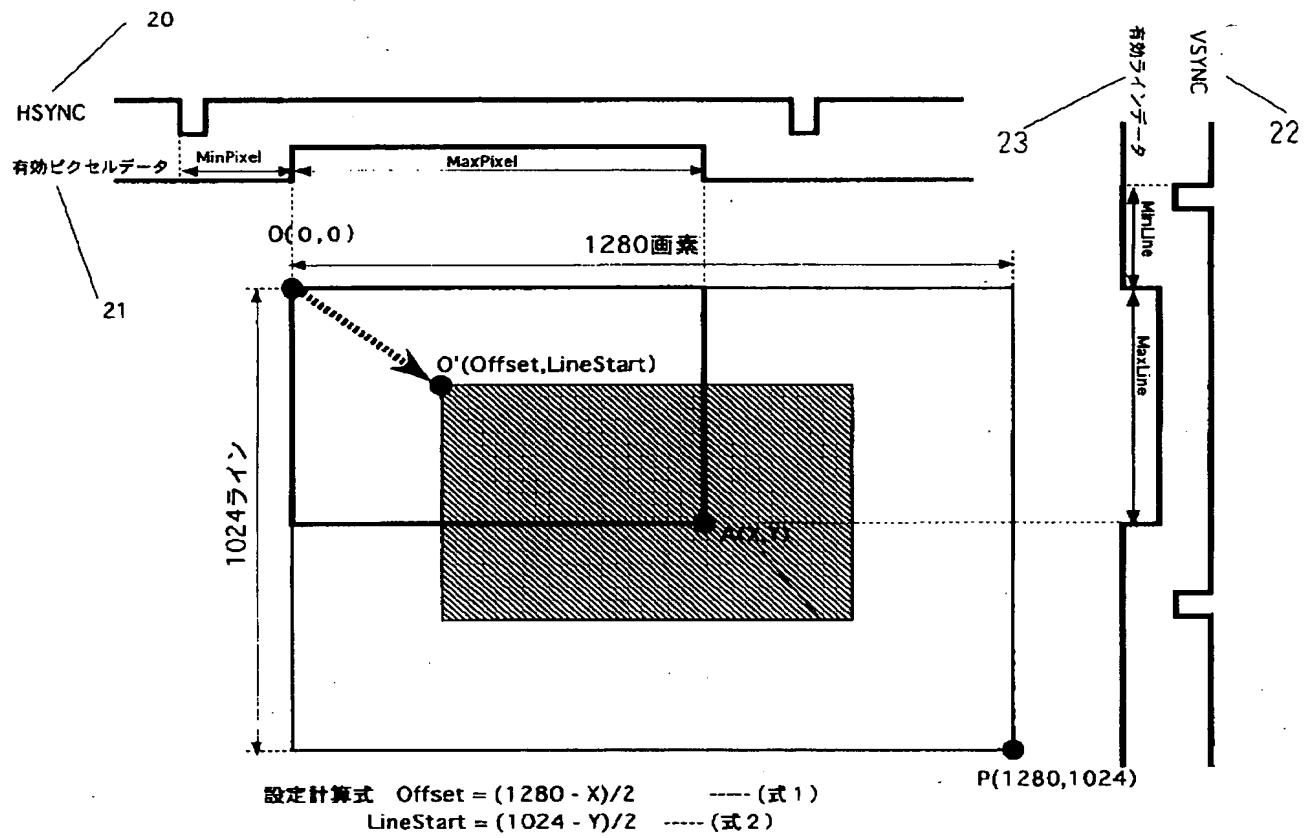
【図1】



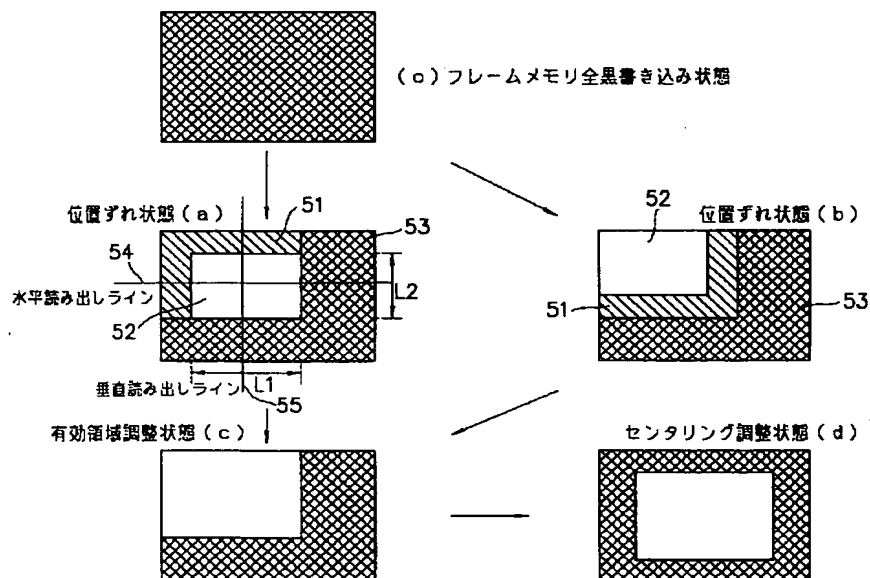


(11)

【図2】

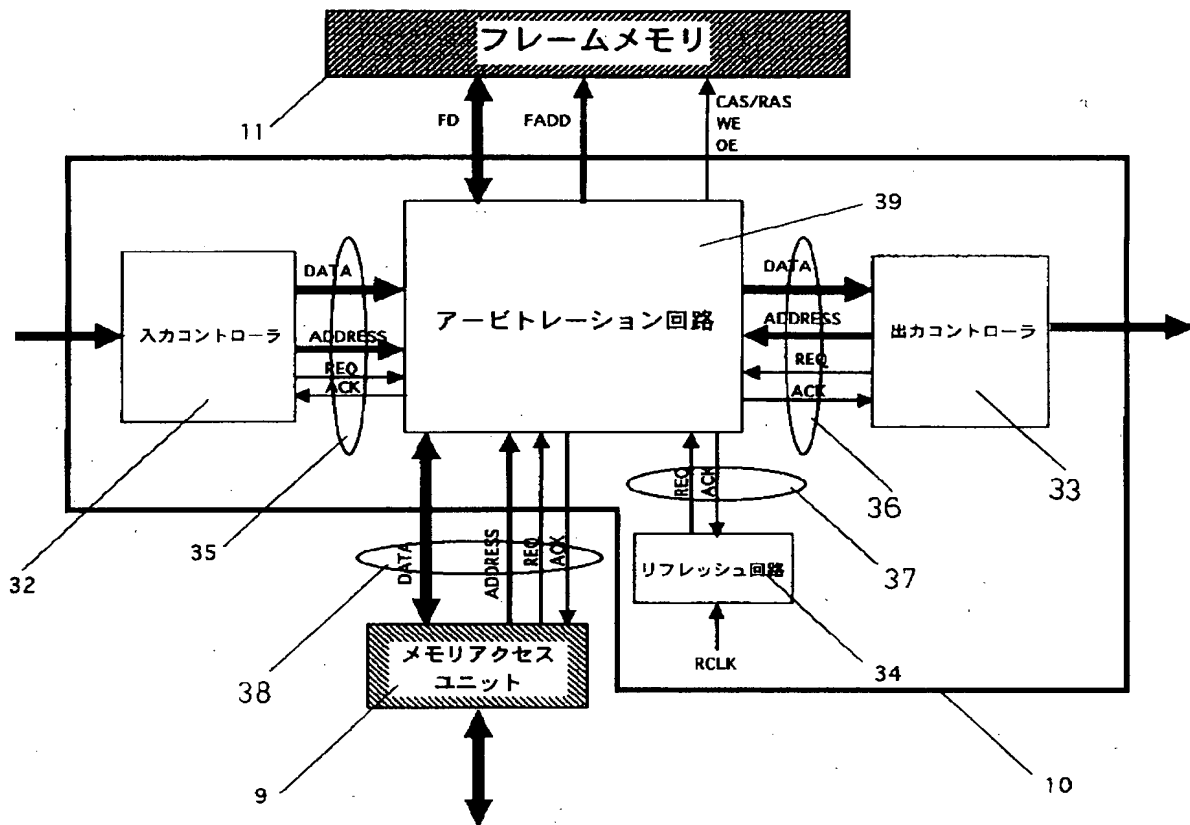


【図5】

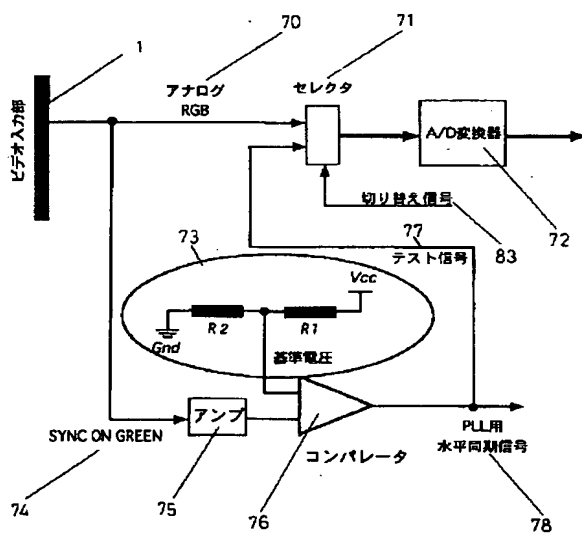


(12)

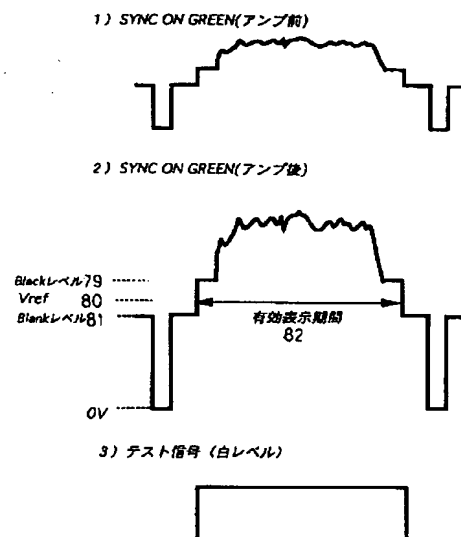
【図3】



【図7】

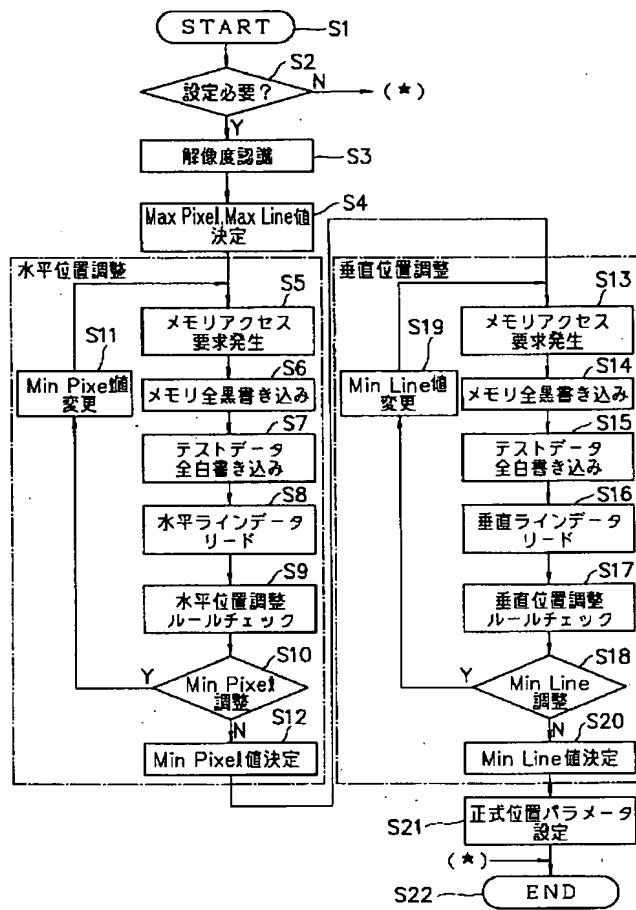


【図8】



(13)

【図4】



【図6】

